

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-123653

(43)Date of publication of application : 25.04.2003

(51)Int.Cl.

H01J 11/02

(21)Application number : 2001-310926

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 09.10.2001

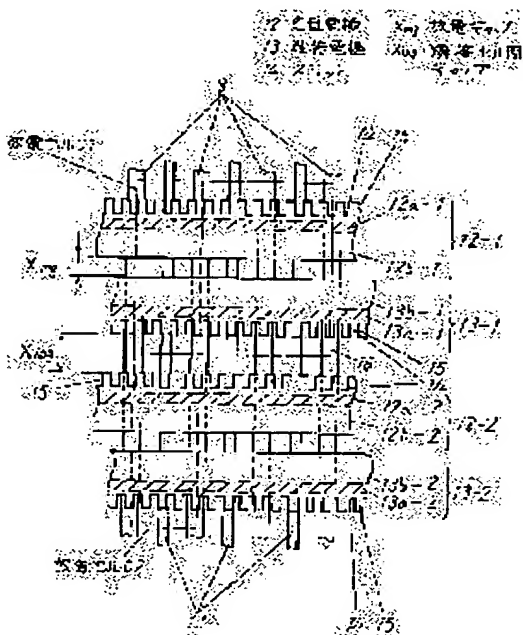
(72)Inventor : ANDO TORU
TAKADA YUSUKE
MURAI RYUICHI

(54) PLASMA DISPLAY PANEL

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a plasma display panel that prevents cross talk.

SOLUTION: A pair of electrodes, which are comprised of a scanning electrode 12 and a sustaining electrode 13 arranged with a discharge gap Xmg, are formed in plural sets on the substrate so that the scanning electrode 12 and the sustaining electrode 13 may be put alternately by providing an adjoining-cells gap Xipg between these pairs of electrodes. A plurality of slits are provided on the adjoining-cells gap Xipg side of the scanning electrodes 12 and the sustaining electrodes 13 respectively, and the slits 14 provided at the scanning electrodes 12 and the sustaining electrodes 13 adjoining each other interposing the adjoining-cells gap Xipg are arranged mutually slid in the extending direction of the scanning electrodes 12 and sustaining electrodes 13.



LEGAL STATUS

[Date of request for examination] 29.09.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the
examiner's decision of rejection or application
converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of
rejection][Date of requesting appeal against examiner's decision
of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

THIS PAGE BLANK (USPTO)

(11)特許出願公開番号
特開2003-123653
(P2003-123653A)

(43)公開日 平成15年4月25日(2003.4.25)

(51)Int.Cl.⁷
H 0 1 J 11/02

識別記号

F I
H O 1 J 11/02

テーマコート* (参考)

B 5 C 0 4 0

審査請求 未請求 請求項の数 7 OL (全 7 頁)

(21)出願番号 特願2001-310926(P2001-310926)

(22) 出願日 平成13年10月9日(2001.10.9)

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 安藤 亨

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 高田 祐助

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 100097445

弁理士 岩橋 文雄 (外2名)

[最終頁に続く](#)

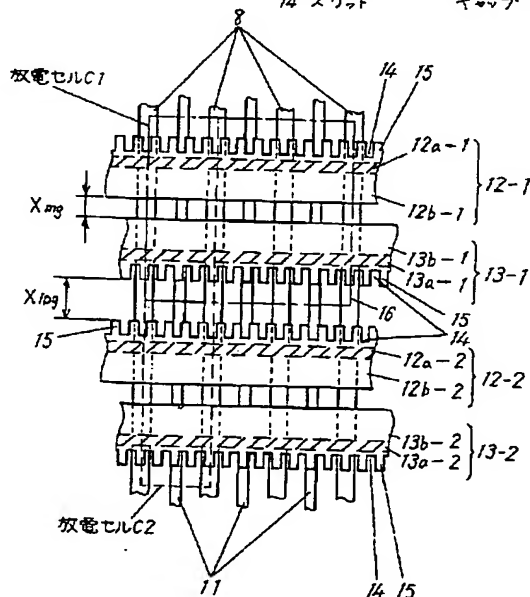
(54) 【発明の名称】 プラズマディスプレイパネル

(57)【要約】

【課題】 クロストークの発生を防止できるプラズマディスプレイパネルを提供する。

【解決手段】 放電ギャップ $X\text{ mg}$ をあけて配置した走査電極12と維持電極13とからなる電極対を、この電極対の間に隣接セル間ギャップ $X\text{ ipg}$ を設けて走査電極12と維持電極13とが交互に並ぶように、基板上に複数形成する。走査電極12および維持電極13それぞれの隣接セル間ギャップ $X\text{ ipg}$ 側に複数のスリット14を設け、隣接セル間ギャップ $X\text{ ipg}$ を介して隣り合う走査電極12および維持電極13それぞれに設けられたスリット14を、走査電極12および維持電極13の伸長方向に互いにずらして配置している。

12 走直電極	X_{mj} 放電ギャップ
13 維持電極	X_{ipj} 隣接セル間 ギャップ
14 スリット	



【特許請求の範囲】

【請求項1】 放電ギャップをあけて配置した走査電極と維持電極とからなる電極対を、この電極対の間に隣接セル間ギャップを設けて走査電極と維持電極とが交互に並ぶように基板上に複数形成したプラズマディスプレイパネルにおいて、前記走査電極および維持電極それぞれの隣接セル間ギャップ側に複数のスリットを設け、かつ前記隣接セル間ギャップを介して隣り合う走査電極および維持電極それぞれに設けられたスリットを、前記走査電極および維持電極の伸長方向に互いにずらして配置したことを特徴とするプラズマディスプレイパネル。

【請求項2】 電極対が形成された基板に対向して配置される基板上に前記電極対と垂直な方向に書き込み電極を形成することにより、電極対と書き込み電極との交差部に放電セルを形成し、かつその1個の放電セル内に走査電極および維持電極それぞれに設けたスリットが2つ以上存在するように形成したことを特徴とする請求項1に記載のプラズマディスプレイパネル。

【請求項3】 電極対の伸長方向に隣接して並んだ3つの放電セルで1つの表示画素を構成し、前記伸長方向における前記表示画素毎にはほぼ同一パターン形状となるようにスリットを形成したことを特徴とする請求項1に記載のプラズマディスプレイパネル。

【請求項4】 スリットは、書き込み電極の伸長方向に長い形状を有していることを特徴とする請求項1に記載のプラズマディスプレイパネル。

【請求項5】 スリットは、放電ギャップから遠ざかるにしたがって幅が広がる形状を有していることを特徴とする請求項1に記載のプラズマディスプレイパネル。

【請求項6】 スリットが三角形、台形またはU字形であることを特徴とする請求項5に記載のプラズマディスプレイパネル。

【請求項7】 走査電極および維持電極の放電ギャップ側の形状が直線状であることを特徴とする請求項1に記載のプラズマディスプレイパネル。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、プラズマディスプレイパネルに関するものである。

【0002】

【従来の技術】従来のAC面放電型プラズマディスプレイパネルの斜視図を図6に示し、電極構造の図を図7に示す。図6に示すように、従来のパネル1では、ガラス製の表面基板2とガラス製の背面基板3とが対向して配置されているとともに、その間隙には放電によって紫外線を放射するガス、例えばネオンおよびキセノンが封入されている。図6では、図面を見やすくするために表面基板2と背面基板3とを実際よりも離して示している。

【0003】表面基板2上には、対を成すストライプ状の走査電極4と維持電極5とからなる電極対が互いに行

方向に平行配列されており、走査電極4と維持電極5は誘電体層6で覆われ、誘電体層6上には保護膜7が形成されている。走査電極4および維持電極5はそれぞれ、導電性を高めるための金属母線4a、5aと透明電極4b、5bとから構成されている。透明電極4b、5bは、放電を広げ、より大きな容積で放電が起こるようにする働きを有している。

【0004】背面基板3上には、走査電極4および維持電極5と直交する列方向に誘電体層10に覆われたストライプ状の書き込み電極11が互いに平行配列されており、またこの各書き込み電極11を隔離し、かつ放電空間を形成するためのストライプ状の隔壁8が誘電体層10上の書き込み電極11間に設けられている。また、誘電体層10上および隔壁8の側面には蛍光体層9が形成されている。

【0005】図7に示すように、走査電極4および維持電極5と書き込み電極11との交差部に放電セルC1、C2・・・が形成される。なお、図7では例えば1行目に配置した走査電極4および維持電極5をそれぞれ走査電極4-1、維持電極5-1というように、ハイフンのあとに行を表す数字を付けて示している。金属母線4a、5aおよび透明電極4b、5bについても同様の表記をして示している。このように構成されたパネル1は表面基板2側から画像表示を見るようになっており、放電空間内での走査電極4と維持電極5との間の放電により発生する紫外線によって蛍光体層9を励起し、この蛍光体層9からの可視光を表示発光に利用するものである。

【0006】次に、従来のパネルの駆動方法について、走査電極4、維持電極5、書き込み電極11の各電極に印加される電圧波形の一例を示した図8を用いて説明する。

【0007】図8に示すように、まず初期化期間において、走査電極4に初期化パルス $V_{sc,init}$ を印加し、パネルの放電セル内の壁電荷を初期化する。次に書き込み期間において、選択する放電セル以外の走査電極4にバイアス電圧 $V_{sc,bias}$ をかけておき、選択する放電セルにはバイアス電圧 $V_{sc,bias}$ を取り除くと同時に書き込み電極11に書き込みパルス $V_{w,init}$ を印加し、書き込み放電を起こす。この書き込み放電によって、誘電体層6、保護膜7および蛍光体層9表面に壁電荷が蓄積される。同様の書き込み動作をパネル全面にわたって順次行い、表示する放電セルを選択する。

【0008】次に維持期間において、書き込み電極11を接地し、走査電極4と維持電極5に交互に維持パルス $V_{m,maint}$ を印加することによって、壁電荷が蓄積された放電セルでは保護膜7表面の電位が放電開始電圧を上回ることによって放電が発生し、維持パルスが印加される度に維持放電が行われる。その後消去期間において、消去パルス $V_{sc,clear}$ を印加することによって壁電荷を消滅

10

20

30

40

50

し、消去が行われる。

【0009】

【発明が解決しようとする課題】図6、図7に示するような従来のパネルにおいては、隔壁8に平行な方向（列方向）に隣接する放電セル間には仕切りがないため、放電が隣の放電セルに伸展してしまういわゆるクロストークが起こるという問題があった。特に、列方向に隣接する放電セルの間（隣接セル間ギャップX i p g）の距離が小さくなると、顕著となる。したがって、高精細表示のパネルを提供する際には、セルピッチ（放電セルの配列ピッチ）が小さくなるため、クロストークの発生は特に大きな問題となる。これに対して、列方向に隣接する放電セルを隔離する第2の隔壁を設けるという手段が考えられているが、完全に放電セルを隔壁で囲ってしまうと、ガスを排気する工程が困難になる。また、表面基板2と背面基板3との間で、第2の隔壁の位置を正確に合わせる必要が生じ、製造が難しくなる。

【0010】本発明はこのような課題を解決するためになされたものであり、クロストークの発生を防止できるプラズマディスプレイパネルを提供することを目的とする。

【0011】

【課題を解決するための手段】この目的を達成するために、本発明のプラズマディスプレイパネルは、放電ギャップをあけて配置した走査電極と維持電極とからなる電極対を、この電極対の間に隣接セル間ギャップを設けて走査電極と維持電極とが交互に並ぶように基板上に複数形成したプラズマディスプレイパネルにおいて、前記走査電極および維持電極それぞれの隣接セル間ギャップ側に複数のスリットを設け、かつ前記隣接セル間ギャップを介して隣り合う走査電極および維持電極それぞれに設けられたスリットを、前記走査電極および維持電極の伸長方向に互いにずらして配置したものである。これにより、隣接セル間ギャップにおいて放電が起こりにくくなる。

【0012】

【発明の実施の形態】以下、本発明の一実施の形態について図1～図5の図面を用いて説明する。なお、図1～図5において図6～図8に示す部分と同一部分については同一番号を付している。

【0013】（実施の形態1）図1は本発明の実施の形態1によるプラズマディスプレイパネルを示す図であり、走査電極、維持電極、隔壁および書き込み電極の位置関係がわかるように示した概略平面図である。なお、本発明のプラズマディスプレイパネルの全体構成は、図6に示す従来のパネルの構成とほぼ同様であり、異なる点は走査電極および維持電極の構造である。また、パネルの駆動方法は図8を用いて説明した従来の駆動方法と同じである。

【0014】まず、本発明の実施の形態1にかかるパネ

ルは、図6に示した従来のパネルと同様に、ガラス製の表面基板2とガラス製の背面基板3とが間に放電空間を形成するように対向して配置されている。放電空間には、放電ガスとしてたとえばキセノン（X e）とネオン（N e）との混合ガスが封入されている。

【0015】表面基板2上には、図1に示すような形状の走査電極12と維持電極13とからなる電極対が行方向に伸びて、走査電極12と維持電極13とが交互に並ぶように複数配列されており、走査電極12および維持電極13は誘電体層6で覆われている。誘電体層6上には、酸化マグネシウム（M g O）等のように耐スパッタ性が高く、二次電子放射係数の大きい材料からなる保護膜7を形成している。

【0016】背面基板3上には、列方向に伸びる複数の書き込み電極11が配列形成されており、この書き込み電極11を覆って誘電体層10が形成されている。放電空間を形成するためのストライプ状の隔壁8が誘電体層10上の書き込み電極11間に設けられている。隣接する隔壁8の間には、誘電体層10上および隔壁8の側面を覆うように蛍光体層9が形成されている。蛍光体層9は、書き込み電極11の伸長方向（列方向）には同色の蛍光体材料を用いて形成されており、電極対の伸長方向（行方向）には、例えば赤色、緑色、青色の順に三原色の蛍光体材料を順次用いて形成されている。

【0017】このパネルは表示面側である表面基板2側から画像表示を見るようになっており、放電空間内の放電により発生する紫外線によって蛍光体層9を励起し、発生する可視光を表示発光に利用するものである。

【0018】次に、本発明の実施の形態1にかかる電極構造について図1を用いて説明する。図1において、破線で囲った領域は放電セルの領域を表しており、走査電極12および維持電極13と書き込み電極11との交差部に形成される。すなわち、図1においては、走査電極12-1および維持電極13-1と書き込み電極11との交差部に放電セルC1が形成され、走査電極12-2および維持電極13-2と書き込み電極11との交差部に放電セルC2が形成される。電極対の伸長方向に隣接して並んだ赤色、緑色および青色を表示する3つの放電セルにより、図1中に一点鎖線で示すような1つの表示画素16が構成される。

【0019】同じ放電セル内の走査電極12と維持電極13、例えば走査電極12-1と維持電極13-1は放電ギャップX m gを介して配置されており、放電ギャップX m gで発生させる放電を主に表示に利用する。また、隣接した放電セル間、例えば維持電極13-1と走査電極12-2との間には隣接セル間ギャップX i p gが設けられ、走査電極12と維持電極13とからなる電極対の間に隣接セル間ギャップX i p gが設けられている。

【0020】走査電極12および維持電極13は、それ

それ金属製のバス電極12a、13aとインジウムスズ酸化物(ITO)等からなる透明電極12b、13bとから構成されている。バス電極12a、13aは電極全体の抵抗を下げる役割を有し、透明電極12b、13bは放電の広がる領域を規定している。そして、走査電極12および維持電極13の透明電極12b、13bそれぞれの隣接セル間ギャップXipg側には、切り込みによるスリット14が設けられている。

【0021】本実施の形態によるパネルでは、走査電極12および維持電極13それぞれの隣接セル間ギャップXipg側にスリット14を設けているので、走査電極12および維持電極13の隣接セル間ギャップXipg側の電気容量が小さくなるため、この部分における壁電荷の蓄積量が小さくなり、隣接セル間ギャップXipgにおいて放電が起こりにくくなる。

【0022】本実施の形態の電極構造において、維持電極13-1に100Vを印加した場合に誘電体層6上に現れる電位分布(等電位線)を図2(a)に示し、図7に示した従来の電極構造において維持電極5-1に100Vを印加した場合に誘電体層6上に現れる電位分布を図2(b)に示す。図中の数値は電位(V)を表しており、破線は維持電極5-1、13-1を形成した領域を表している。維持電極5-1、13-1と放電空間との間には誘電体層6が存在しているため、実際に放電動作に関係するのは、このように誘電体層6表面に現れる電位になる。この電位の大きさは、誘電体層6の誘電率や厚み等によって変化する。

【0023】図2(a)と図2(b)を比較すれば明らかのように、図2(a)のようにスリット14を設けた維持電極13-1の場合、スリット14のない部分にもスリット14の影響が及んで電位が低くなっていることが分かる。これにより、隣接セル間ギャップXipgを挟んで隣り合う放電セル間の電位差も小さくなり、また蓄積される壁電荷量も小さくなる。

【0024】本実施の形態において、さらに効果を高めているのは、図1において、維持電極13-1と走査電極12-2のそれぞれに設けられたスリット14の位置関係である。つまり、維持電極13-1に設けたスリット14と走査電極12-2に設けたスリット14とが向かい合って配置されないように、走査電極12-1および維持電極13-1の伸長方向に互いに位置をずらして形成している。これは、図2(a)に示すように、スリット14を設けても、スリット14に挟まれた突起部15の中央の電位は比較的高くなるためであり、突起部15は維持電極13-1に正の電圧を印加した場合比較的高い電位となり、そのため放電によって負の壁電荷がためられる量も多くなる。すなわち、維持放電の際の電位変化の振幅が相対的に大きい部分となる。それに対し、スリット14の部分は、正の電圧を印加したときの電位が低いので、ためられる負の壁電荷量も少なく、結果と

して電位変化の振幅は小さくなる。

【0025】したがって、電位変化の振幅の大きい突起部15が隣接セル間ギャップXipgを介して向き合わないようにすることで、図1のような電極配列の場合には維持電極13-1と走査電極12-2との間の電位差が小さくなり、クロストーク放電が起こりにくくなる。

【0026】さらに、本実施の形態においては、走査電極12および維持電極13ともに、放電ギャップXmg側の形状は平行な直線状であり、隣接セル間ギャップXipg側のみ、放電を起こりにくくするためにスリット14を設けている。これは、同じように放電ギャップXmg側にもスリット14や、それと似たような電極構造を有していると、放電ギャップXmgにおける放電開始電圧が上昇したり、放電ギャップXmg付近における壁電荷の蓄積量が減少するため、放電が起こりにくくなってしまふ。そこで、走査電極12および維持電極13の形状を、放電ギャップXmg側で平行な直線状とし、隣接セル間ギャップXipg側にスリット14を設けることにより、隣接セル間ギャップXipgでは、蓄積壁電荷を減らし放電を起こりにくくし、逆に放電ギャップXmgでは放電を起こりやすくしている。

【0027】なお、これまで述べたように放電ギャップXmgを挟んで走査電極12と維持電極13とが向かい合う部分が平行であって、隣接セル間ギャップXipg側においてスリット14を設けた電極構造であれば、それ以外の電極の部分の構造は任意のものでよい。例えば、走査電極12、維持電極13において、スリット14と放電ギャップXmg側の端部との中央付近に、所定形状の孔を設けて電流を削減してもよい。また、走査電極12と維持電極13とが向かい合う平行な部分が、走査電極12および維持電極13の伸長方向(行方向)と平行でなくともよい。

【0028】さらに、本実施の形態において、スリット14は走査電極12や維持電極13の伸長方向に対して垂直な方向(列方向)、すなわち書き込み電極11の伸長方向に長い形状としている。これは、維持放電を自然に起こすためであり、さらに輝度を低下させないためである。

【0029】例えば、図3(a)のように、行方向に長いスリット14を設けた場合、放電は、図に網掛けで示すように突起部15に沿って広がり、スリット14の部分にはほとんど放電が及ばなくなってしまう。その原因としては、突起部15と突起部15の間が空きすぎてしまうために、スリット14の部分の覆う誘電体層6上に現れる電位が低くなりすぎてしまい、スリット14上の領域まで放電を引き寄せることができなくなってしまうからであり、また、壁電荷の蓄積が小さくなりすぎて、放電による電荷の移動がスリット14上の領域まで及ばないからである。

【0030】これによって、スリット14上の領域に発

光分布として暗い部分ができてしまうとともに、放電の広がり方が2つ以上の部分に分かれてしまうために、放電が不安定になることがある。したがって、突起部15と突起部15との間をある程度近づけ、プラズマ領域が2つ以上の部分に分かれてしまわないようにするために、スリット14の幅(行方向長さ)をその深さ(列方向の長さ)に比べて短くするのが好ましい。すなわち、スリット14は書き込み電極11の伸長方向(列方向)に長い形状を有しているのが好ましい。

【0031】また、走査電極12および維持電極13のそれぞれに、スリット14を1つの放電セルに対して2つ以上設けているのが好ましい。これにより、表面基板2と背面基板3との位置合わせを容易にすることができる。スリット14の位置が放電セルに1つしか存在しないとすると、そのスリット14の位置によって放電の広がり方が変わってしまうことになる。例えば、各放電セルに1つずつ対応するように所定のパターン形状の透明電極が配置された構造(特開2000-243299号公報)や、図3(b)のような構造にした場合、表面基板2と背面基板3との位置合わせにずれが起これ、突起部15の位置がほとんど隔壁8に近い位置に配置されてしまうと、隔壁8の壁面の効果で突起部15に十分放電が広がらず、輝度がさらに低下してしまう。さらに、そのずれ方がパネル面内で放電セルによってばらつくと、大きな輝度ばらつきとなってしまう。これは、スリット14の数が放電セルに対して1個の割合であるためである。さらに、図3(b)の構造の場合、図中に網掛けで示すように、放電は突起部15の周辺に広がることなく突起部15のみになってしまい、輝度が低下してしまう。輝度を確保するためには、突起部15の幅を広くする必要はあるが、広くするほどクロストークの発生を抑制する効果は低下してしまう。

【0032】これに対し図4や図1に示すように、スリット14を1つの放電セルに2つ以上の割合で形成することにより、位置合わせ精度によらず同じ放電状態が得られ、また図4中に網掛けで示すように放電の広がる範囲も確保することができる。また、突起部15を放電ギャップXmgから外に向かう方向に連続させることで、放電の広がり方が自然に起こり、放電が不安定になることもない。

【0033】さらに、所定のスリット14を設けた電極パターン形状が走査電極12および維持電極13の伸長方向における表示画素16毎にはほぼ同一パターン形状で繰り返されるように構成しておけば、ある画素とそれに隣接する画素において走査電極12および維持電極13の電極形状が常に等しくなるため、電極形状の違いによる輝度むら等が発生しない。なお、表示画素16を形成する放電セルにおいて、赤色を表示する放電セルの電極形状と青色を表示する放電セルの電極形状を同一にする必要はなく、表示画素16単位で電極形状がほぼ同一と

なるようにスリット14を形成するようにしておけばよい。

【0034】(実施の形態2) 本発明の実施の形態2による電極構造を図5(a)~(c)に示しており、これらの図は走査電極12にスリット14を設けた場合を示している。本実施の形態2の電極構造では、スリット14の幅が放電ギャップXmgから遠ざかるにつれ大きくなるような形状にしており、例えば、スリット14の形状は図5(a)のような三角形、図5(b)のような台形、図5(c)のようなU字形等が考えられる。スリットの形状以外の構成および得られる効果については実施の形態1と同様であり、隣接セル間ギャップXipgを挟んで隣接する電極間の電位差、および隣接セル間ギャップXipg付近に蓄積する壁電荷量が少なくなるため、クロストークの発生を抑制するのにさらに効果がある。また、放電が外に広がるにつれて、徐々に電位が低下し、蓄積壁電荷が少なくなっていくため、放電を自然に広げることができる。

【0035】なお、本発明において、隔壁8よりやや低い隔壁を隣接する放電セル間に配置すれば、さらにクロストークの発生を抑制する効果を高めることができる。また、上記の説明では、行方向に並ぶ赤、青、緑の色を表示する3つの放電セルを組み合わせる1つの表示画素とする場合を用いて説明したが、本発明の効果は画素配列の形態によらず得られる。

【0036】また、駆動方法は図8を用いて説明した従来の駆動方法と同じであるが、初期化波形や維持波形などが全く図8の通りである必要はなく、走査電極12、維持電極13および書き込み電極11の3つの電極による書き込み放電と、その後続く維持放電を起こすように駆動すればよい。

【0037】

【発明の効果】以上のように本発明によれば、クロストークによる表示不良を防止したプラズマディスプレイパネルを提供することができる。

【図面の簡単な説明】

【図1】本発明の実施の形態1によるプラズマディスプレイパネルの電極構造を表す概略平面図

【図2】(a)は本発明の電極構造における電位分布を表す等電位線図

(b)は従来の電極構造における電位分布を表す等電位線図

【図3】(a)はスリット幅が広い場合の放電の広がりを表す概略平面図

(b)は突起部を放電セルに1つ配置した場合の放電の広がりを表す概略平面図

【図4】本発明のプラズマディスプレイパネルにおいて放電セルにスリットを2つ設けた場合の放電の広がりを表す概略平面図

【図5】(a)~(c)は本発明の実施の形態2による

プラズマディスプレイパネルの電極構造を表す概略平面図

【図6】従来のプラズマディスプレイパネルの要部を表す斜視図

【図7】従来のプラズマディスプレイパネルの電極構造を表す概略平面図

【図8】従来のプラズマディスプレイパネルの駆動方法を表す波形図

【符号の説明】

- 1 パネル
2 表面基板

* 3 背面基板

4、12 走査電極

5、13 維持電極

6、10 誘電体層

7 保護膜

8 隔壁

9 蛍光体層

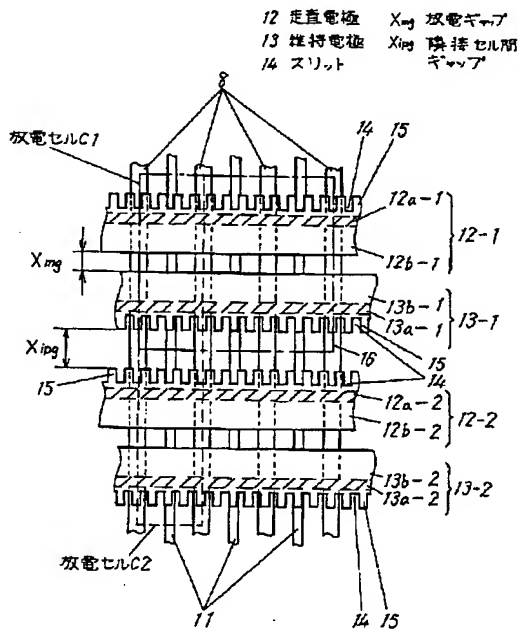
11 書き込み電極

14 スリット

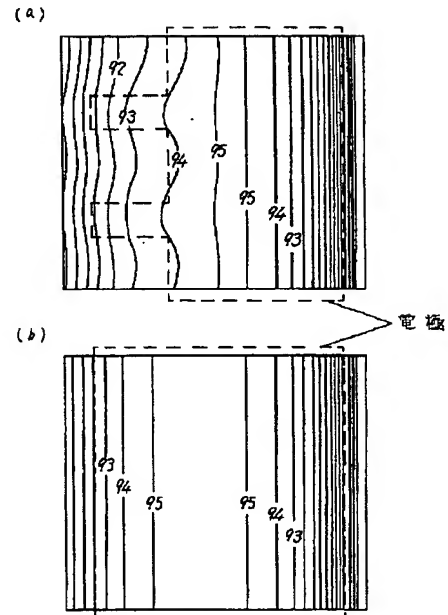
10 15 突起部

* 16 表示画素

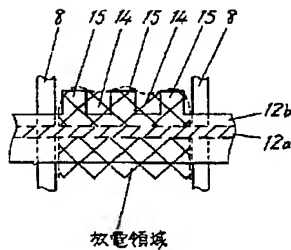
【図1】



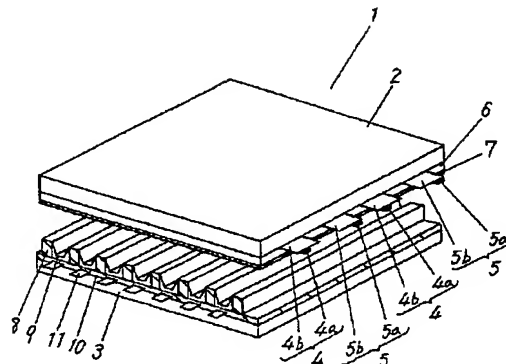
【図2】



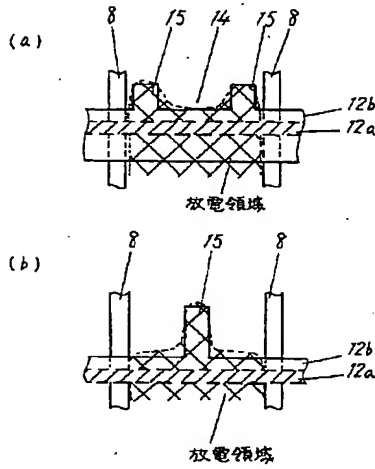
【図4】



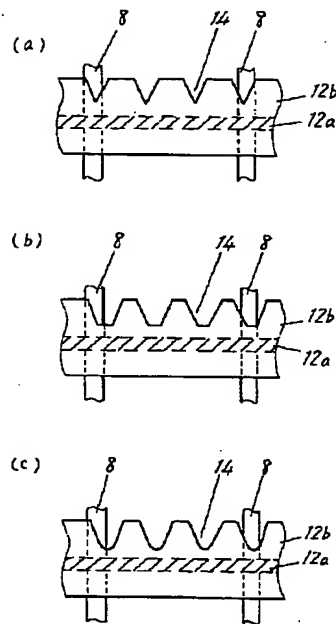
【図6】



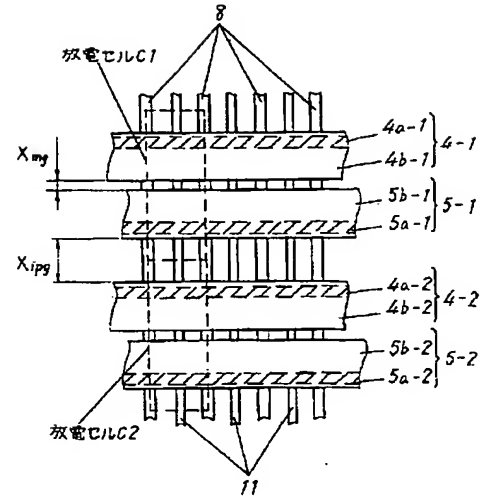
【図3】



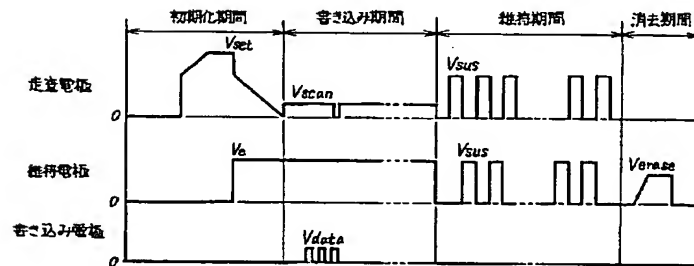
【図5】



【図7】



【図8】



フロントページの続き

(72)発明者 村井 隆一
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

Fターム(参考) 5C040 FA01 FA04 GB03 GB14 GC02
GC06 LA05 MA17 MA20

THIS PAGE BLANK (USPTO)